

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Yoshin ri MURAMATSU

Examiner: Unassigned

Serial No.: Unassigned

Group Art Unit: Unassigned

Filed: Herewith

Docket: 17119

For: VOLTAGE CONTROLLED
OSCILLATOR

Dated: October 14, 2003


Commissioner for Patents
P. O. Box 1450
Alexandria, VA 223131450

CLAIM OF PRIORITY

Sir:

Applicant in the above-identified application hereby claims the right of priority in connection with Title 35 U.S.C. §119 and in support thereof, herewith submits a certified copy of Japanese Patent Application 2002-301062, filed on October 15, 2002.

Respectfully submitted,


Paul J. Esatto, Jr., Reg. No. 30,749

Scully, Scott, Murphy & Presser
400 Garden City Plaza
Garden City, New York 11530
(516) 742-4343
PJE:ahs

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Mailing Label Number:

EV 267607800US

Date of Deposit:

October 14, 2003

I hereby certify that this correspondence is being deposited with the United States Postal Service Express Mail Post Office to Addressee service under 37 C.F.R. §1.10 on the date indicated above and is addressed to the Commissioner For Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Dated: October 14, 2003



Paul J. Esatto, Jr.

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 0 月 1 5 日
Date of Application:

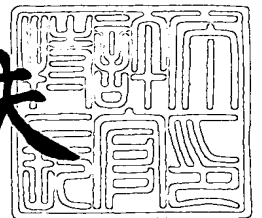
出 願 番 号 特 願 2 0 0 2 - 3 0 1 0 6 2
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 0 1 0 6 2]

出 願 人 N E C エレクトロニクス株式会社
Applicant(s):

2 0 0 3 年 8 月 2 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 74112752

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 29/00

【発明の名称】 電圧制御発振器

【請求項の数】 6

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 村松 良徳

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100090158

 【弁理士】

 【氏名又は名称】 藤巻 正憲

 【電話番号】 03-3433-4221

【手数料の表示】

 【予納台帳番号】 009782

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9715181

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電圧制御発振器

【特許請求の範囲】

【請求項 1】 交流信号を発振する共振部と、この共振部と電源との間に設けられ前記交流信号に同期して前記共振部に電流を供給する負性抵抗部と、を有し、前記共振部は、1 対の出力端子と、この 1 対の出力端子間に接続されたインダクタと、このインダクタに並列に接続された可変キャパシタと、一方の電極が前記 1 対の出力端子に夫々接続された 1 対のキャパシタと、この 1 対のキャパシタの他方の電極と基準電極との間に夫々設けられた 1 対の第 1 のスイッチと、前記 1 対のキャパシタの他方の電極間に設けられた第 2 のスイッチと、を有することを特徴とする電圧制御発振器。

【請求項 2】 前記第 1 及び第 2 のスイッチが、NMOS トランジスタ、PMOS トランジスタ及びCMOS トランジスタからなる群より選択された 1 種のトランジスタであることを特徴とする請求項 1 に記載の電圧制御発振器。

【請求項 3】 前記可変キャパシタが、制御電圧が入力され、この制御電圧に応じて容量が変化するバラクタ素子であることを特徴とする請求項 1 又は 2 に記載の電圧制御発振器。

【請求項 4】 前記インダクタが基板上に形成されたスパイラルインダクタであることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の電圧制御発振器。

【請求項 5】 前記電源が高電位配線及び低電位配線を有し、前記 1 対の出力端子が第 1 の出力端子及び第 2 の出力端子からなり、前記負性抵抗部が、ソース・ドレインの一方が前記高電位配線に接続され他方が前記第 1 の出力端子に接続されゲートが前記第 2 の出力端子に接続された第 1 の P チャネルトランジスタと、ソース・ドレインの一方が前記高電位配線に接続され他方が前記第 2 の出力端子に接続されゲートが前記第 1 の出力端子に接続された第 2 の P チャネルトランジスタと、ソース・ドレインの一方が前記低電位配線に接続され他方が前記第 1 の出力端子に接続されゲートが前記第 2 の出力端子に接続された第 1 の N チャネルトランジスタと、ソース・ドレインの一方が前記低電位配線に接続され他方

が前記第 2 の出力端子に接続されゲートが前記第 1 の出力端子に接続された第 2 の N チャンネルトランジスタと、を有することを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の電圧制御発振器。

【請求項 6】 フェーズ・ロックド・ループ回路のローカルオシレータであることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の電圧制御発振器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、並列 LC タンク回路の共振現象を利用した電圧制御発振器に関し、特に、容量スイッチを備え発信周波数を段階的に変化させることができる電圧制御発振器に関する。

【0 0 0 2】

【従来の技術】

近時、周波数通倍及び位相同期を目的として使用されるフェーズ・ロックド・ループ（PLL：Phase Locked Loop）回路のローカルオシレータ（LO）として、並列 LC タンク回路の共振現象を利用した電圧制御発振器（LC-VCO：LC-Voltage Controlled Oscillator）が使用されている。この LC-VCO においては、インダクタと可変キャパシタとが相互に並列に接続されて並列 LC タンク回路が形成されており、この並列 LC タンク回路の共振現象により、周波数が共振周波数である交流信号を発振するようになっている。共振周波数とは、並列 LC タンク回路のインピーダンスが無限大となる周波数をいい、共振現象とは、並列 LC 回路においてインダクタ及び可変キャパシタに電流が交互に流れる現象をいう。また、可変キャパシタにはバラクタ素子等が使用され、印加される制御電圧に応じて容量が変化するようになっている。インダクタのインダクタンスを L とし、可変キャパシタの容量を C とすると、共振周波数 f は下記数式 1 により与えられる。下記数式 1 より、可変キャパシタの容量 C を増加させれば、共振周波数 f が減少することがわかる。

【0 0 0 3】

【数 1】

$$f = \frac{1}{2\pi\sqrt{LC}}$$

【0004】

リングオシレータ等を使用した従来の VCO と比較して、LC-VCO には以下に示す利点がある。第 1 に、LC-VCO は、リングオシレータ等を使用した従来の VCO と比較して雑音が小さい。これは、LC-VCO は並列 LC タンク回路の共振を基本原理としているため、雑音の原因となるトランジスタの数が少ないことに起因する。このため、LC-VCO は、高速光通信、携帯電話、無線 LAN 等に好適である。第 2 に、LC-VCO は LC 回路の共振を基本原理としているため、トランジスタにより構成され論理ゲート遅延を利用した VCO よりも高発振周波数を得やすい。第 3 に、制御電圧に対する発振周波数の可変幅が小さい。このため、チューニング感度が低く、制御電圧の変動に起因する発振周波数の変動が少なく、この結果、雑音が低い。

【0005】

一方、LC-VCO の欠点として、前述のチューニング感度の低さが挙げられる。前述の如く、チューニング感度の低さは、雑音に対しては有利に働くが、発振周波数の可変幅が小さくなるため、所望の発振周波数を実現する LC-VCO の設計が困難になる。

【0006】

この欠点を克服するために、容量スイッチを設けた LC-VCO が提案されている（例えば、非特許文献 1 参照。）。図 4（a）乃至（c）は従来の容量スイッチを設けた LC-VCO を示す等価回路図であり、（a）は全体を示す等価回路図であり、（b）はオフ状態の容量スイッチ部を示す等価回路図であり、（c）はオン状態の容量スイッチ部を示す等価回路図である。また、図 5（a）及び（b）は横軸に制御電圧をとり、縦軸に発振周波数をとって、発振周波数の可変幅を示すグラフ図であり、（a）は容量スイッチ部を使用しない場合の発振周波数の可変域を示し、（b）は容量スイッチ部を使用する場合の発振周波数の可変域を示す。

【0007】

図4（a）に示すように、この従来のLC-VCO101は、電源電位配線VCC及び接地電位配線GNDに接続されている。LC-VCO101には、電源電位配線VCCから接地電位配線GNDに向かって、負性抵抗部2、LC回路部104、負性抵抗部3がこの順に配置されている。

【0008】

負性抵抗部2においては、Pチャネルトランジスタ5及び6が設けられている。Pチャネルトランジスタ5における一方のソース・ドレインは電源電位配線VCCに接続されており、他方のソース・ドレインはLC回路部104の出力端子7に接続されており、ゲートは出力端子8に接続されている。また、Pチャネルトランジスタ6における一方のソース・ドレインは電源電位配線VCCに接続されており、他方のソース・ドレインはLC回路部104の出力端子8に接続されており、ゲートは出力端子7に接続されている。

【0009】

LC回路部104において、出力端子7及び8の間には、インダクタ9が設けられている。また、出力端子7及び8の間には、インダクタ9と並列に、可変キャパシタ10及び11が直列に設けられている。可変キャパシタ10及び11は入力される制御電圧に応じて容量が変化するキャパシタであり、具体的にはバラクタ素子である。更に、LC回路部104には、容量スイッチ部116が設けられており、容量スイッチ部116には、キャパシタ12及び13、スイッチ14及び15が設けられている。出力端子7はキャパシタ12の一方の電極に接続され、このキャパシタ12の他方の電極はスイッチ14の一方の端子に接続され、このスイッチ14の他方の端子は接地電極に接続されている。同様に、出力端子8はキャパシタ13、スイッチ15を介して、接地電極に接続されている。スイッチ14及び15はNMOS（N-Metal Oxide Semiconductor：N型金属酸化物半導体）トランジスタにより構成されている。なお、図4（a）には、容量スイッチ部116は1個しか示されていないが、容量スイッチ部116を複数個設け、出力端子7及び8の間に相互に並列に接続することもある。

【0010】

負性抵抗部 3 においては、Nチャネルトランジスタ 17 及び 18 が設けられており、Nチャネルトランジスタ 17 における一方のソース・ドレインは LC 回路部 104 の出力端子 7 に接続されており、他方のソース・ドレインは接地電位配線 GND に接続されており、ゲートは出力端子 8 に接続されている。また、Nチャネルトランジスタ 18 の一方のソース・ドレインは出力端子 8 に接続されており、他方のソース・ドレインは接地電位配線 GND に接続されており、ゲートは出力端子 7 に接続されている。

【0011】

次に、この従来の LC-VCO 101 の動作について説明する。例えば、LC-VCO 101 が電源電位配線 VCC 及び接地電位配線 GND に接続されること等により、LC 回路部 104 に何らかの電氣的な刺激が印加されると、LC 回路部 104 が共振周波数の高周波を出力端子 7 及び 8 から発振する。このとき、出力端子 7 及び 8 から出力される信号は相補信号である。

【0012】

但し、LC 回路部 104 のみでは、寄生抵抗による損失が生じるため、発振はいずれ止まってしまう。そこで、電源電位配線 VCC に正の電源電位を印加し、接地電位配線 GND に接地電位を印加して、LC-VCO 101 に電流を供給すると共に、負性抵抗部 2 及び 3 を設けることにより、LC 回路部 104 に恒久的に共振波を発振させることができる。即ち、例えば出力端子 7 がロウになり、出力端子 8 がハイになると、Pチャネルトランジスタ 5 がオフになり、Nチャネルトランジスタ 17 がオンになる。この結果、出力端子 7 には接地電位が印加される。また、Pチャネルトランジスタ 6 がオンになり、Nチャネルトランジスタ 18 がオフになるため、出力端子 8 には電源電位が印加される。同様に、出力端子 7 がハイになり、出力端子 8 がロウになると、出力端子 7 には電源電位が印加され、出力端子 8 に接地電位が印加される。これにより、出力端子 7 及び 8 からの発振が減衰することなく持続する。

【0013】

そして、可変キャパシタ 10 及び 11 に印加する制御電圧を変えることにより、可変キャパシタ 10 及び 11 の容量がリニアに変化する。この結果、図 5 (a

）に示すように、制御電圧に応じてLC回路部104の共振周波数が変化し、LC-VCO101から発振される高周波の周波数を変化させることができる。図5（a）に示す範囲Aは発振周波数の可変域である。

【0014】

また、スイッチ14及び15を切替えることにより、容量スイッチ部116全体の容量が変化する。図4（b）に示すように、スイッチ14をオフにすると、スイッチ14が容量として働き、キャパシタ12と直列に接続されるため、キャパシタ12及びスイッチ14の合計容量が相対的に小さくなる。一方、図4（c）に示すように、スイッチ14をオンにすると、スイッチ14が抵抗として働き、キャパシタ12及びスイッチ14の合計容量が相対的に大きくなる。この結果、スイッチ14をオフにすると、LC回路部104全体の容量が小さくなり、上記数式1により、発振周波数が高くなる。また、スイッチ14をオンにすると、LC回路部104全体の容量が大きくなり、発振周波数が低くなる。これにより、スイッチ14及び15を開閉することにより、発振周波数を非連続的に変化させることができる。また、容量スイッチ部116を複数個設けて夫々独立に開閉すれば、発振周波数を段階的に変化させることができる。

【0015】

この結果、図5（b）に示すように、容量スイッチ部116により発振周波数を段階的に変化させ、可変キャパシタ10及び11の制御電圧を変化させて発振周波数を連続的に変化させることにより、容量スイッチ部116を設けない場合と比較して、チューニング感度を低く維持して制御電圧の変動による発振周波数の変動を抑制したまま、発振周波数の可変幅を増大させることができる。図5（b）に示す範囲Bは発振周波数の可変域である。また、容量スイッチ部116を設けることにより、発振周波数の帯域を変化させることができるため、通信システムの誤り訂正等において要求される複数の周波数への対応も容易になる。

【0016】

【非特許文献1】

A. Kral et al., "RF-CMOS Oscillators with Switched Tuning", IE EE Custom Integrated Circuits Conf., pp.555-558, 1998

【0017】

【発明が解決しようとする課題】

しかしながら、上述の従来技術には以下に示す問題点がある。前述の如く、図4(a)に示すスイッチ14及び15にはNMOS等のトランジスタを使用する。このようなトランジスタによるスイッチは、理想的なスイッチと異なり、オン時にもオフ時にも寄生成分が残るため、キャパシタ12及び13を接地電極に対して完全に接続したり切り離したりすることができない。即ち、スイッチ14及び15がオン状態であるときには、スイッチ14及び15は抵抗として働き、オフ状態であるときには、容量として働いてしまう。このため、スイッチ14及び15がオン状態であるときには、キャパシタ12及び13における接地電極側の電極電位が完全に接地電位にはならず、夫々出力端子7及び8の電位に影響され、交流成分が残ってしまう。この結果、キャパシタ12及び13における電極間の実効電圧が小さくなり、キャパシタ12及び13の実効的な容量が小さくなってしまう。これにより、スイッチ14及び15をオンにしても、LC-VCO101の発振周波数を低下させる効果が不十分となり、発振周波数の可変幅が小さくなる。

【0018】

なお、スイッチ14及び15を構成するトランジスタのチャネル幅を大きくすれば、オン状態におけるスイッチ14及び15の抵抗が小さくなり、LC-VCO101の挙動は理想状態に近くなる。しかしながら、トランジスタを大型化することにより、LC-VCO101全体が大型化してしまうという問題点がある。

【0019】

本発明はかかる問題点に鑑みてなされたものであって、小型で且つ発振周波数の可変幅が大きい電圧制御発振器を提供することを目的とする。

【0020】

【課題を解決するための手段】

本発明に係る電圧制御発振器は、交流信号を発振する共振部と、この共振部と電源との間に設けられ前記交流信号に同期して前記共振部に電流を供給する負性

抵抗部と、を有し、前記共振部は、1対の出力端子と、この1対の出力端子間に接続されたインダクタと、このインダクタに並列に接続された可変キャパシタと、一方の電極が前記1対の出力端子に夫々接続された1対のキャパシタと、この1対のキャパシタの他方の電極と基準電極との間に夫々設けられた1対の第1のスイッチと、前記1対のキャパシタの他方の電極間に設けられた第2のスイッチと、を有することを特徴とする。

【0021】

本発明においては、インダクタと、可変キャパシタ及び1対のキャパシタとにより共振部が構成され、この共振部に、電源に接続された負性抵抗部により電流が供給されることにより、周波数が共振部の共振周波数に等しい交流信号を出力することができる。このとき、1対の出力端子から相補の信号が出力される。そして、可変キャパシタの容量を変化させることにより、共振部の共振周波数を変化させ、出力される交流信号の周波数を連続的に変化させることができる。

【0022】

また、第1のスイッチを開くことにより、この第1のスイッチを前記1対のキャパシタに直列に接続されたキャパシタとして作用させ、全体の容量を小さくすることができる。又は、第1のスイッチを閉じることにより、この第1のスイッチを前記1対のキャパシタと基準電極との間に接続された抵抗として作用させ、全体の容量を大きくすることができる。このとき、第2のスイッチを閉じることにより、前記1対のキャパシタにおける出力端子に接続されていない側の電極を相互に接続する。これにより、この電極の電位における交流成分を相殺し、このキャパシタの電極間の電圧を増大させ、このキャパシタの実効的な容量を増加させることができる。この結果、第1のスイッチを開閉することによる前記1対のキャパシタの容量の変化量を増大させることができ、交流信号の周波数を大きく変化させることができる。

【0023】

【発明の実施の形態】

以下、本発明の実施形態について添付の図面を参照して具体的に説明する。図1は本実施形態に係るLC-VCOを示す等価回路図であり、図2(a)はオフ

状態の容量スイッチ部を示す等価回路図であり、(b) はオン状態の容量スイッチ部を示す等価回路図である。

【0024】

本実施形態に係る電圧制御発振器である LC-VCO は、電源電位配線 VCC 及び接地電位配線 GND に接続されている。LC-VCO は、例えば半導体基板（図示せず）上に集積回路として形成されており、例えば、周波数通倍及び位相同期を目的として使用されるフェーズ・ロックド・ループ回路（PLL 回路）のローカルオシレータ（LO）として使用される。

【0025】

図 1 に示すように、本実施形態に係る LC-VCO 1 には、電源電位配線 VCC から接地電位配線 GND に向かって、負性抵抗部 2、LC 回路部 4、負性抵抗部 3 がこの順に配置されている。負性抵抗部 2 及び 3 の構成は、前述の従来の LC-VCO 101（図 4（a）参照）に設けられている負性抵抗部 2 及び 3 と同じである。

【0026】

LC 回路部 4 においては、負性抵抗部 2 の P チャネルトランジスタ 5 の電源電位配線 VCC に接続されていないソース・ドレイン及び負性抵抗部 3 の N チャネルトランジスタ 17 の接地電位配線 GND に接続されていないソース・ドレインに接続された出力端子 7 が設けられている。また、負性抵抗部 2 の P チャネルトランジスタ 6 の電源電位配線 VCC に接続されていないソース・ドレイン及び負性抵抗部 3 の N チャネルトランジスタ 18 の接地電位配線 GND に接続されていないソース・ドレインに接続された出力端子 8 が設けられている。出力端子 7 及び 8 は LC 共振部 4 の出力信号を、相補信号として出力するものである。

【0027】

また、この出力端子 7 及び 8 の間にはインダクタ 9 が接続されている。インダクタ 9 は例えばスパイラルインダクタである。更に、出力端子 7 及び 8 の間には、可変キャパシタ 10 及び 11 が直列に接続されている。即ち、可変キャパシタ 10 及び 11 からなる回路は、インダクタ 9 に並列に接続されている。可変キャパシタ 10 及び 11 は入力される制御電圧に応じて容量が変化するキャパシタで

あり、例えばバラクタ素子である。

【0028】

更にまた、LC回路部4には、出力端子7及び8に接続された容量スイッチ部16が設けられており、容量スイッチ部16には、キャパシタ12及び13、並びにスイッチ14、15、19が設けられている。キャパシタ12の一方の電極は出力端子7に接続され、他方の電極はスイッチ14の一方の端子に接続され、このスイッチ14の他方の端子は接地電極に接続されている。即ち、スイッチ14が閉じているときは、出力端子7はキャパシタ12及びスイッチ14を介して接地電極に接続されるようになっている。同様に、キャパシタ13の一方の電極は出力端子8に接続され、他方の電極はスイッチ15の一方の端子に接続され、このスイッチ15の他方の端子は接地電極に接続されている。即ち、スイッチ15が閉じているときは、出力端子8はキャパシタ13及びスイッチ15を介して接地電極に接続されるようになっている。

【0029】

キャパシタ12及び13は例えば、相互に対向して配置された2層の導体層と、この2層の導体層の間に挟まれた絶縁層とから構成されている。導体層は金属層又はポリシリコン層である。スイッチ14、15、19は例えばNMOSにより構成されている。なお、図1には、容量スイッチ部16は1個しか示されていないが、容量スイッチ部16を複数個設け、出力端子7及び8の間に相互に並列に接続してもよい。

【0030】

また、キャパシタ12とスイッチ14との間のノードN1に、スイッチ19の一方の端子が接続されており、キャパシタ13とスイッチ15との間のノードN2に、スイッチ19の他方の端子が接続されている。これにより、スイッチ19が閉じているときはノードN1とノードN2とが相互に接続され、スイッチ19が開いているときはノードN1とノードN2とが相互に絶縁されるようになっている。

【0031】

次に、このLC-VCO1の動作について説明する。先ず、LC-VCO1を

電源電位配線VCC及び接地電位配線GNDに接続する。これにより、LC回路部4内の電位が非平衡となり、LC回路部4に電氣的な刺激が印加される。この結果、LC回路部4が共振周波数の高周波を出力端子7及び8から発振する。このとき、出力端子7及び8から出力される信号は相補信号である。そして、前述の従来のLC-VCOと同様に、出力端子7及び8の電位変化に同期して、負性抵抗部2及び3がLC回路部4に電流を供給することにより、出力端子7及び8からの発振が持続する。

【0032】

このとき、図2(a)に示すように、スイッチ14、15、19を全てオフにすると、スイッチ14、15、19がキャパシタとして働き、キャパシタ12とキャパシタとしてのスイッチ14が直列に接続されると共に、キャパシタ13とキャパシタとしてのスイッチ15が直列に接続される。このとき、スイッチ14、15、19からなる各キャパシタの容量は、キャパシタ12及び13の容量よりも小さいため、前述の直列接続により、容量スイッチ部16の容量が相対的に小さくなる。

【0033】

一方、図2(b)に示すように、スイッチ14及び15をオンにすると、スイッチ14及び15が抵抗として働き、容量スイッチ部16全体の容量が相対的に大きくなる。このとき、スイッチ19がオフであれば、ノードN1の電位は出力端子7の電位と接地電位との中間の電位になり、ノードN2の電位は出力端子8の電位と接地電位との中間の電位になり、出力端子7及び8の電位の位相は相互に逆相であるため、ノードN1の電位の位相と、ノードN2の電位の位相は相互に逆相になる。しかし、スイッチ19をオンにすれば、ノードN1とノードN2とがスイッチ19により相互に接続されるため、ノードN1及びN2の電位の交流成分が打ち消し合い、両電位が相互に等しくなって接地電位に近くなる。この結果、キャパシタ12及び13の実効的な容量が大きくなり、容量スイッチ部16全体の容量がより一層大きくなる。

【0034】

このように、スイッチ14、15、19をオフにすると、LC回路部4全体の

容量が小さくなり、上記数式 1 より、LC-VCO1 の発振周波数が高くなる。また、スイッチ 14、15、19 をオンにすると、LC 回路部 4 全体の容量が大きくなり、LC-VCO1 の発振周波数が低くなる。このため、スイッチ 14、15、19 を開閉することにより、発振周波数を段階的に変化させることができる。なお、容量スイッチ部 16 を複数個設けて夫々独立に開閉すれば、発振周波数を 3 水準以上の水準に段階的に変化させることができる。

【0035】

また、可変キャパシタ 10 及び 11 に印加する制御電圧を変えることにより、可変キャパシタ 10 及び 11 の容量をリニアに変化させることができる。この結果、容量スイッチ部 16 により発振周波数を段階的に変化させると共に、可変キャパシタ 10 及び 11 により発振周波数を連続的に変化させることにより、チューニング感度を低く維持して制御電圧の変動による発振周波数の変動を抑制したまま、発振周波数の可変幅を増大させることができる。本実施形態の LC-VCO における上記以外の動作は、前述の従来の LC-VCO の動作と同様である。

【0036】

図 3 (a) 及び (b) は、夫々横軸にスイッチを構成するトランジスタのチャネル幅をとり、縦軸に LC-VCO の発振周波数をとって、LC-VCO のシミュレーション結果を示すグラフ図であり、(a) は各スイッチがオンである場合を示し、(b) は各スイッチがオフである場合を示す。

【0037】

図 3 (a) 及び (b) においては、線 21 はスイッチ 14、15、19 が寄生成分を持たない理想的なスイッチであると仮定した場合のシミュレーション結果を示す。また、黒丸 (●) 及び線 22 は、スイッチ 19 が設けられていない従来の LC-VCO101 (図 4 (a) 参照) のシミュレーション結果を示し、白丸 (○) 及び線 23 はスイッチ 19 を有する本実施形態の LC-VCO1 (図 1 参照) のシミュレーション結果を示す。

【0038】

図 3 (a) に示すように、スイッチ 14、15、19 がオンである場合は、トランジスタのチャネル幅が同じであれば、線 23 に示す本実施形態の LC-VCO

Oの特性は、線22に示す従来のLC-VCOの特性よりも、線21に示す理想状態に近くなる。従って、本実施形態のLC-VCOは、従来のLC-VCOと比較して、サイズを同じとすれば性能の向上を図ることができ、性能を同じとすればより小型化を図ることができる。一方、図3(b)に示すように、スイッチ14、15、19がオフである場合は、本実施形態のLC-VCOの特性は、従来のLC-VCOとほぼ同等である。

【0039】

上述の如く、本実施形態においては、容量スイッチ部16を設け、スイッチ14及び15を開閉することにより、発振周波数を非連続的に変化させることができる。そして、スイッチ14及び15をオンとし、スイッチ19をオンとすることにより、ノードN1及びN2の電位を相互に等しくしてキャパシタ12及び13の実効的な容量を増大させることができるため、容量スイッチ部16全体の容量を増大させ、LC-VCO1の発振周波数を大きく低減させることができる。この結果、スイッチ14、15、19の開閉により、LC-VCO1の発振周波数を大きく変化させることができる。

【0040】

また、容量スイッチ部16を設けることにより、発振周波数の帯域を変化させることができるため、通信システムの誤り訂正等において要求される複数の周波数への対応も容易になる。更に、可変キャパシタ10及び11の制御電圧を変化させて発振周波数を連続的に変化させることにより、発振周波数を精密に制御することができる。これにより、チューニング感度を低く維持して制御電圧の変動による発振周波数の変動を抑制したまま、発振周波数の可変幅を増大させることが可能となる。この結果、小型で且つ発振周波数の可変幅が大きいLC-VCOを得ることができる。

【0041】

なお、本実施形態においては、スイッチ14、15、19をNMOSにより構成する例を示したが、スイッチ14、15、19はPMOS又はCMOSにより構成してもよい。スイッチをCMOSにより構成することにより、NMOSにより構成する場合と比較して、スイッチの面積は大きくなるが、寄生抵抗が小さく

なり、しきい値による電流損失が少なくなる。

【0042】

【発明の効果】

以上詳述したように、本発明によれば、電圧制御発振器の共振部において1対の出力端子1対のキャパシタを夫々接続し、この1対のキャパシタにおける出力端子に接続されていない側の電極間に第2のスイッチを接続し、この第2のスイッチを閉じることにより、1対のキャパシタにおける出力端子に接続されていない側の電極の電位から交流成分を除去し、この1対のキャパシタの実効的な容量を増加させることができる。これにより、小型で且つ発振周波数の可変幅が大きい電圧制御発振器を得ることができる。

【図面の簡単な説明】

【図1】

本発明の実施形態に係るLC-VCOを示す等価回路図である。

【図2】

(a)はオフ状態の容量スイッチ部を示す等価回路図であり、(b)はオン状態の容量スイッチ部を示す等価回路図である。

【図3】

(a)及び(b)は、夫々横軸にスイッチを構成するトランジスタのチャネル幅をとり、縦軸にLC-VCOの発振周波数をとって、LC-VCOのシミュレーション結果を示すグラフ図であり、(a)は各スイッチがオンである場合を示し、(b)は各スイッチがオフである場合を示す。

【図4】

(a)乃至(c)は従来の容量スイッチを設けたLC-VCOを示す等価回路図であり、(a)は全体を示す等価回路図であり、(b)はオフ状態の容量スイッチ部を示す等価回路図であり、(c)はオン状態の容量スイッチ部を示す等価回路図である。

【図5】

(a)及び(b)は横軸に制御電圧をとり、縦軸に発振周波数をとって、発振周波数の可変幅を示すグラフ図であり、(a)は容量スイッチ部を使用しない場

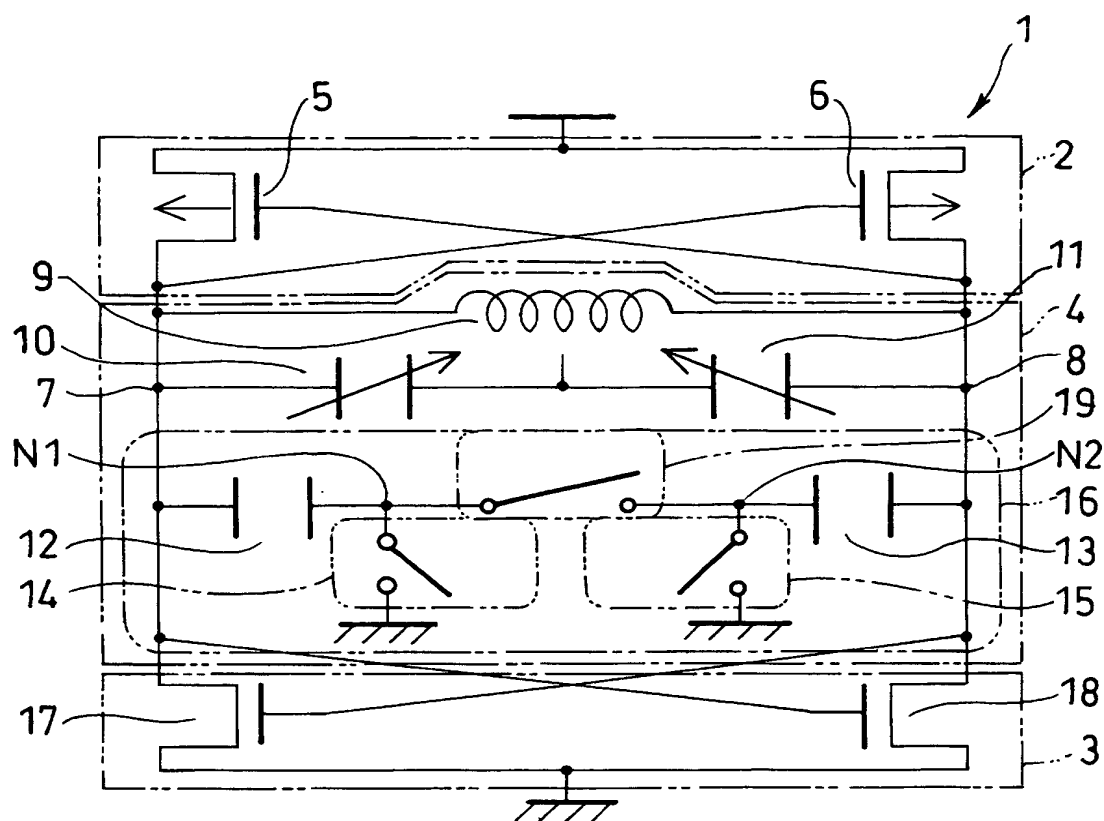
合の発振周波数の可変域を示し、(b)は容量スイッチ部を使用する場合の発振周波数の可変域を示す。

【符号の説明】

- 1、101; LC-VCO
- 2、3; 負性抵抗部
- 4、104; LC回路部
- 5、6; Pチャネルトランジスタ
- 7、8; 出力端子
- 9; インダクタ
- 10、11; 可変キャパシタ
- 12、13; キャパシタ
- 14、15、19; スイッチ
- 16、116; 容量スイッチ部
- 17、18; Nチャネルトランジスタ
- 21; スイッチが寄生成分を持たない理想的なスイッチであると仮定した場合のシミュレーション結果を示す線
- 22; 従来のLC-VCOのシミュレーション結果を示す線
- 23; 本発明の実施形態のLC-VCOのシミュレーション結果を示す線
- A、B; 発振周波数の可変域
- N1、N2; ノード
- GND; 接地電位配線
- VCC; 電源電位配線

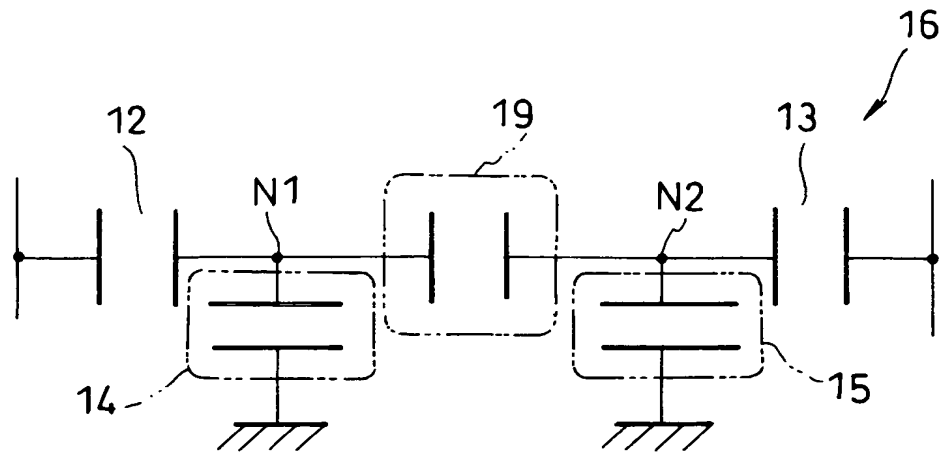
【書類名】 図面

【図 1】

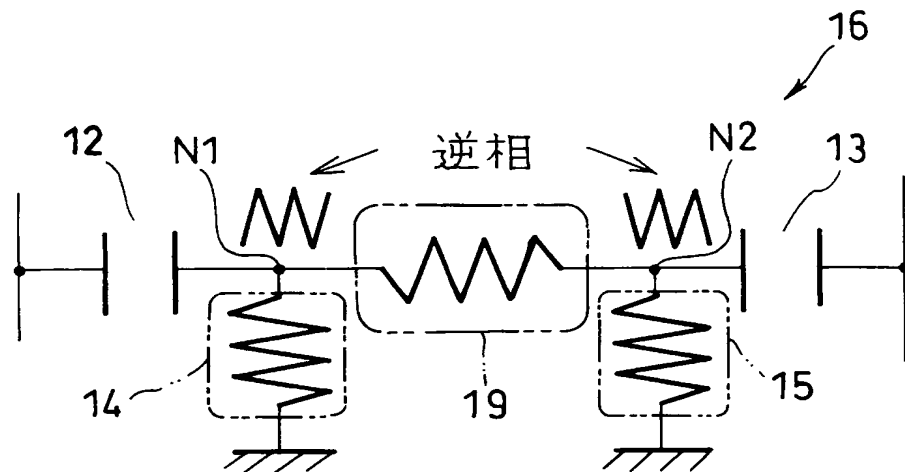


- 1 ; LC-VCO 2、3 ; 負性抵抗部 4 ; LC回路部
 5、6 : Pチャネルトランジスタ 7、8 ; 出力端子
 9 ; インダクタ 10、11 ; 可変キャパシタ
 12、13 : キャパシタ 14、15、19 ; スイッチ
 16 ; 容量スイッチ部 17、18 ; Nチャネルトランジスタ
 N1、N2 : ノード GND ; 接地電位配線
 VCC ; 電源電位配線

【図 2】

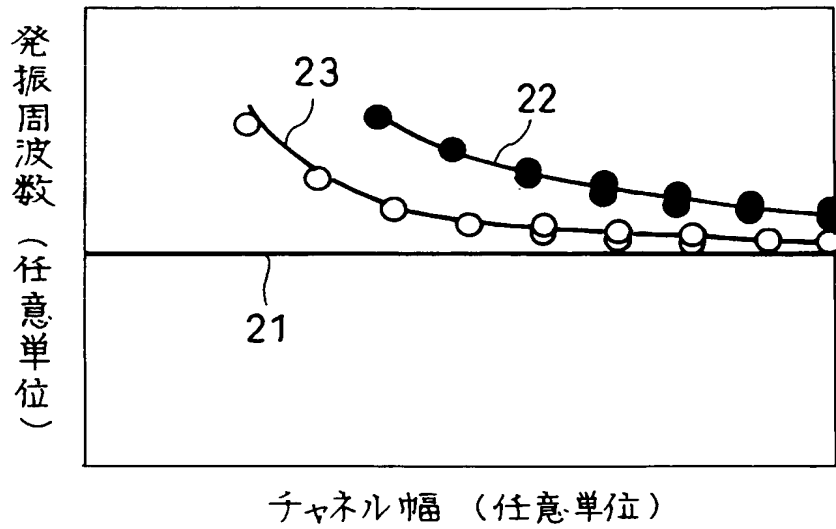


(a)

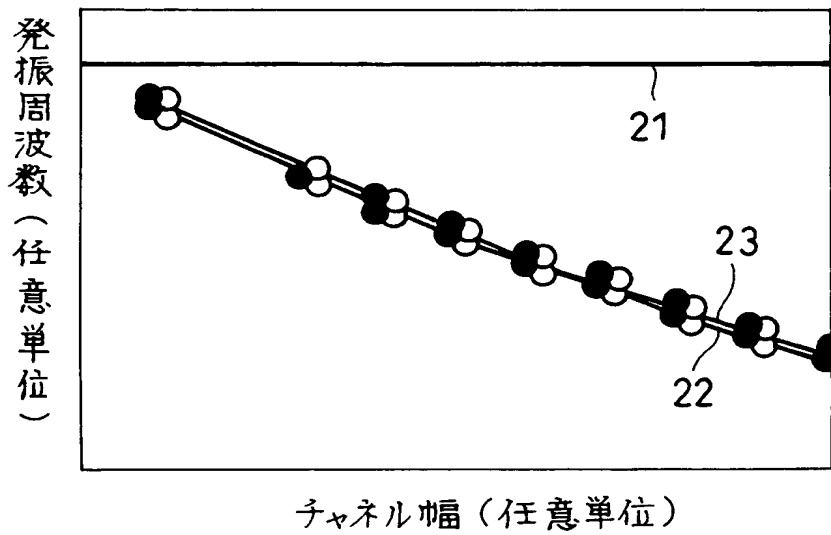


(b)

【図 3】

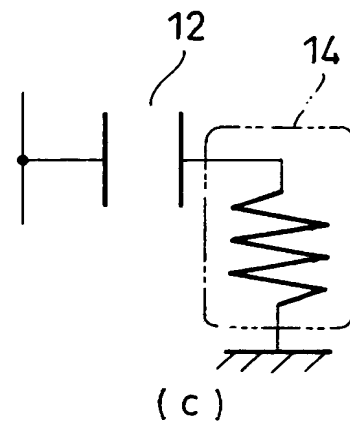
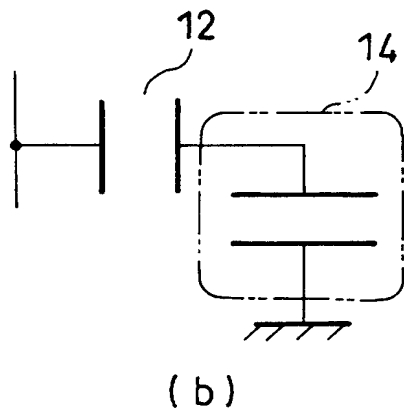
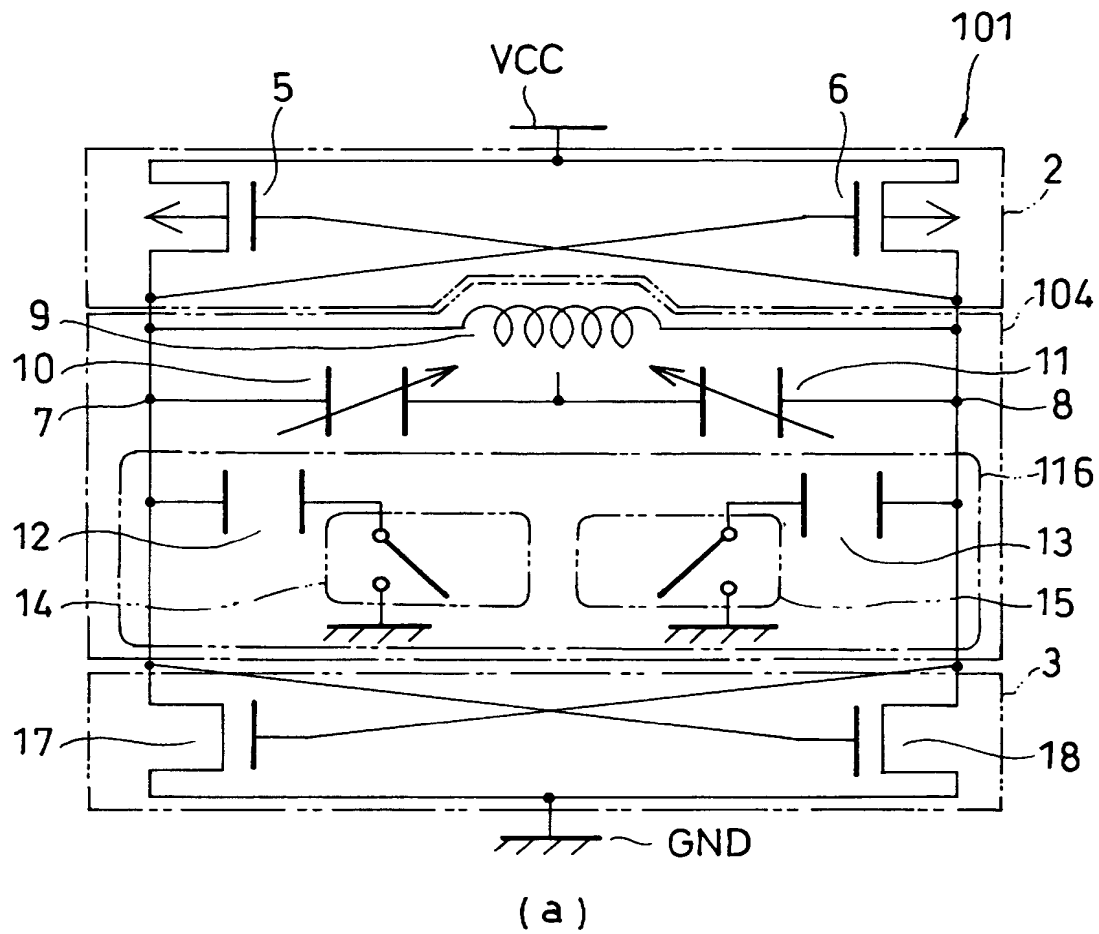


(a)



(b)

【図 4】

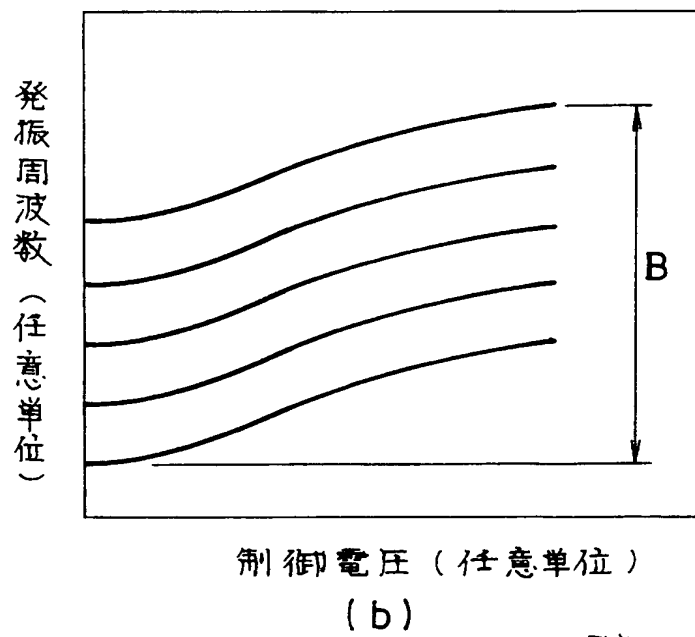
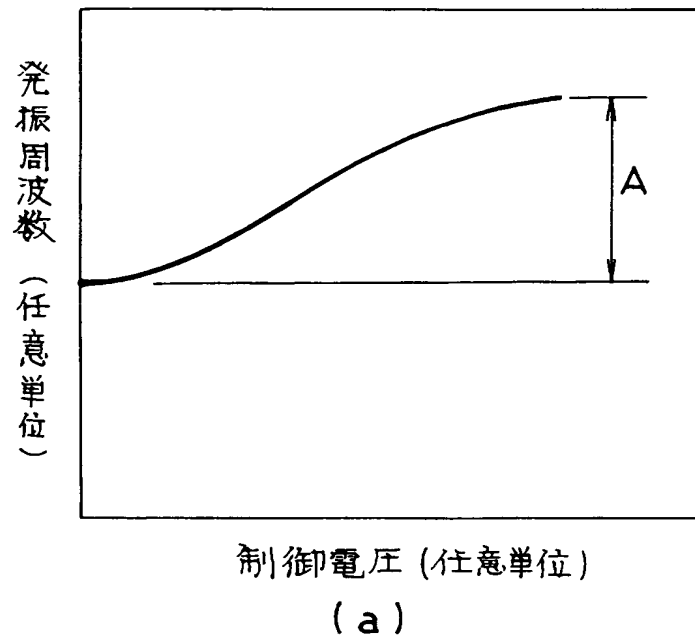


101; LC-VCO

104; LC回路部

116; 容量スイッチ部

【図 5】



A、B；発振周波数の可変域

【書類名】 要約書

【要約】

【課題】 小型で且つ発振周波数の可変幅が大きい電圧制御発振器を提供する。

【解決手段】 LC-VCO 1 に負性抵抗部 2、LC 回路部 4、負性抵抗部 3 を設ける。LC 回路部 4 には、出力端子 7 及び 8 を設け、この出力端子 7 と出力端子 8 との間にインダクタ 9 を接続し、インダクタ 9 と並列に、可変キャパシタ 1 0 及び 1 1 を直列に接続する。また、LC 回路部 4 に、キャパシタ 1 2、1 3 及び NMOS からなるスイッチ 1 4、1 5 を設ける。更に、キャパシタ 1 2 とスイッチ 1 4 との間のノード N 1 と、キャパシタ 1 3 とスイッチ 1 5 との間のノード N 2 との間に、NMOS からなるスイッチ 1 9 を接続し、スイッチ 1 9 が閉じているときにノード N 1 とノード N 2 とが相互に接続されるようにする。

【選択図】 図 1

認定・付加情報

| | |
|---------|--------------------------|
| 特許出願の番号 | 特願 2 0 0 2 - 3 0 1 0 6 2 |
| 受付番号 | 5 0 2 0 1 5 5 1 4 4 5 |
| 書類名 | 特許願 |
| 担当官 | 第五担当上席 0 0 9 4 |
| 作成日 | 平成 1 4 年 1 0 月 1 6 日 |

< 認定情報・付加情報 >

【提出日】 平成14年10月15日

次頁無

【書類名】 出願人名義変更届（一般承継）

【整理番号】 74112752

【提出日】 平成15年 1月29日

【あて先】 特許庁長官 殿

【事件の表示】

 【出願番号】 特願2002-301062

【承継人】

 【識別番号】 302062931

 【氏名又は名称】 N E C エレクトロニクス株式会社

【承継人代理人】

 【識別番号】 100090158

 【弁理士】

 【氏名又は名称】 藤巻 正憲

【提出物件の目録】

 【物件名】 承継人であることを証明する登記簿謄本 1

 【援用の表示】 平成 1 5 年 1 月 1 0 日提出の特願 2 0 0 2 - 3 1 8 4 8
8 の出願人名義変更届に添付のものを援用する。

 【物件名】 承継人であることを証明する承継証明書 1

 【援用の表示】 平成 1 5 年 1 月 2 3 日提出の平成 1 1 年特許願第 0 3 1
1 8 4 号の出願人名義変更届に添付のものを援用する。

 【包括委任状番号】 0216549

【ブルーフの要否】 要

特願 2 0 0 2 - 3 0 1 0 6 2

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 4 2 3 7]

1 . 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目 7 番 1 号

氏 名

日本電気株式会社

特 願 2 0 0 2 - 3 0 1 0 6 2

出 願 人 履 歴 情 報

識別番号

[3 0 2 0 6 2 9 3 1]

1. 変更年月日

2 0 0 2 年 1 1 月 1 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部 1 7 5 3 番地

氏 名

N E C エレクトロニクス株式会社